

高周波基板用銅箔・シミュレーションと高速デジタル回路の検討

Copper Foil for PCB, Simulation and Study on High-speed Digital Circuits

鳥光 悟^{*1}
Satoru Torimitsu

齋藤 貴広^{*2}
Takahiro Saito

〈概要〉

IoTやビッグデータなどの情報量の増加による通信速度の高速化によって、マイクロ波帯より上の高い周波数帯域が用いられるようになってきた。機器・製品を構成するプリント配線板は、高周波帯で低損失な材料の要求が高まってきている。本稿では、当社製電解銅箔の製法・特長を述べ、さらに電子機器の設計・開発に欠かせない高周波特性シミュレーションにおいて電解銅箔をどのようにモデル化し活用していくかを実例をもとに解説する。

1. はじめに

光通信システムやミリ波帯を用いたモバイル通信に必要な通信機器の高速・高周波化のニーズが高まっている。これらニーズに応えるために、各社電子部品の開発が進められ、その一つの例として低誘電・低誘電正接で多層化が可能な高性能なプリント配線板が基材メーカーによって開発されている。ポリフェニレンエーテル (PPE) 系の樹脂からなるプリント配線板は、従来のガラスエポキシ系材料に比べ、誘電正接が1/10以下で、高周波特性の優れたテフロン (PTFE) 系材料では困難であった多層化が可能である。

当社は、プリント配線板に好適な電解銅箔を40年以上に渡って開発・製造しており電子機器の高速・高周波化の一翼を担っている。

本稿では、当社製電解銅箔の製法・特長を述べ、さらに電子機器の設計・開発に欠かせない高周波電気シミュレーションにおいて、電解銅箔をどのようにモデル化し活用していくか実例をもとに解説する。

2. 電解銅箔の製法

プリント配線板の導体層は電解銅箔または圧延銅箔を樹脂基材にプレス圧着後に回路加工されるものが大半を占める。本章では特に使用比率が大きい電解銅箔の製法について説明する。

2.1 原箔の製造方法

一般的な電解銅箔の製造装置の模式図を図1に示す。電極はドラム状のチタンやステンレス鋼からなる陰極と、同心円状に対向する貴金属酸化物を被覆した電極や鉛電極などの不溶性陽

極で構成される。この両極間に硫酸銅電解液を装置下部から流し込み、電流を印加することでドラム状陰極表面に銅めっきが析出する。ドラム状陰極は所定の速度で回転しており、析出した銅めっきは銅箔として連続的にドラム状陰極表面から剥離して巻き取られる。この剥離した段階の電解銅箔は原箔または元箔などと呼称される。

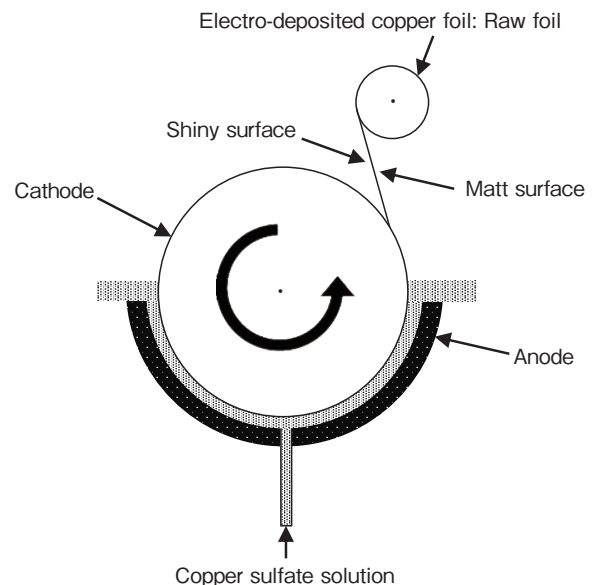


図1 電解装置模式図
Schematic X-section of manufacturing equipment.

電解銅箔のドラム状陰極面側はS(シャイニー)面と呼称される。これはドラム状陰極面が平滑且つ光沢を持った表面となっており、該表面に析出させ剥離した銅箔表面は同様に平滑かつ光沢を持った表面となっているためである。さらに、S面の反対面はM(マット)面と呼称される。これは工業的初期の電解

*1 研究開発本部 コア技術融合研究所

*2 研究開発本部 自動車・エレクトロニクス研究所

銅箔では基本的にM面は凹凸が大きく無光沢の表面となっていたためである。箔厚の調整は主にドラム状陰極回転速度の調整、すなわちめっき時間の調整でなされ、箔厚を薄くする場合は回転速度を速くすることでめっき時間を短くする。現在、電解銅箔は6～210 μmが量産製造されている。6 μmより薄くなると製造時や使用時のハンドリングが難しくなるため、後述の高強度化などの特性改善を図ったものが必要となってくる。

電解銅箔はその硫酸銅電解液中に様々な添加剤を添加することで特性を変化させることが可能であるという特長がある。一般的に有機系の添加剤が用いられ、古くはにかわなどの高分子有機化合物を添加することでM面を好ましい粗さに維持することが行われてきた。この様な添加剤で製造された電解銅箔は図2(a)の様な断面形状となっており汎用箔と称される。その後、複数の添加剤を使用することでM面をS面よりも平滑かつ光沢を持った表面とする製造方法が開発された。この様な方法で製造された電解銅箔は図2(b)の様な断面形状となっており両面平滑箔と称される。

2.2 表面処理箔の製造方法

得られた原箔に製品に応じた表面処理を施す。電解銅箔はプリント配線板用途と電池用途に大別されるが、ここでは前者の一般的な製造法について説明する。

原箔の表面を洗浄後、初めに粗化粒子の形成を行う。具体的には低銅濃度、低液温の硫酸銅電解液を用いて原箔表面にめっきにより粒状の銅からなる粗化粒子を形成させる。粗化粒子の形成はこの粒子がプリント配線板樹脂に食い込むことで発揮されるアンカー効果により該樹脂との十分な密着性を得るために重要な工程である。

次に、耐薬品性、耐熱性、防錆性を持たせる処理を行う。特に一般的な例で説明すると、粗化粒子が形成された粗化面側即ち樹脂貼付面側にはニッケル、亜鉛、コバルトなどからなる耐薬品、耐熱層を形成し、さらに防錆を目的とした主にクロムからなる防錆層を形成する。最後に樹脂密着改善層であるシランカップリング処理層を形成させる。シランカップリング剤は貼り付ける樹脂に適したものが選択される。上述の表面処理構成の回路基板用途銅箔断面模式図を図3に示す。

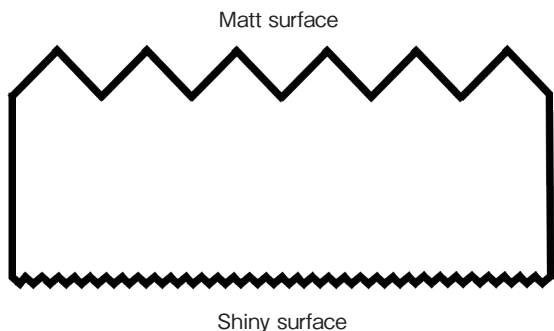


図2(a) 汎用箔断面模式図
A schematic X-section of standard foil.

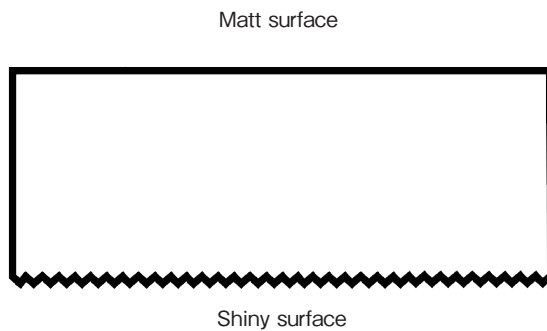


図2(b) 両面平滑箔断面模式図
A schematic X-section of a double side shiny foil.

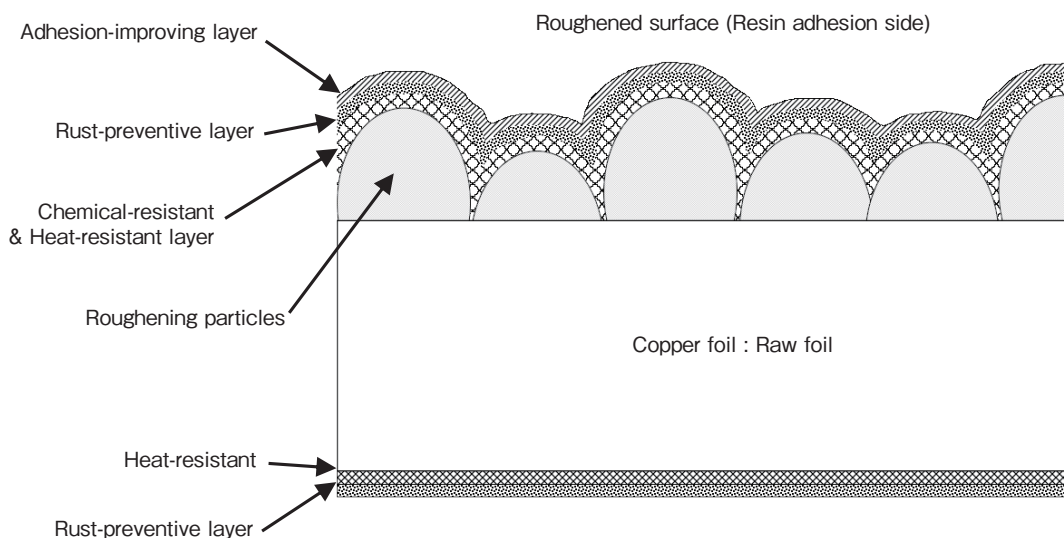


図3 回路基板用途銅箔断面模式図
Schematic X-section of the copper foil for PCB.

表面処理された銅箔はその後、シート状・ロール状など、ユーザの要望に合わせた形状・サイズに裁断された後、出荷される。

近年のネットワーク通信量の増大によりそのデータ処理を担うサーバ、ルータ、モバイル機器用途の高周波プリント配線板の需要も高まっており、プリント配線板用途銅箔においても、より高度な高周波特性が要求され、両面平滑箔のM面に粗化粒子形成を行ったものが開発された。両面平滑箔のM面はS面よりもさらに平滑な表面となっており、粗化粒子が均一かつ微細に形成されるので、より高度な高周波特性要求に対応可能となっている(図4)。このタイプの銅箔は回路直進性(エッチング後に表面方向から観察した回路端部が直進的に切れているかの特性を示すもの)やエッチングファクターなどに代表されるエッチング性にも優れており、近年増大している高密度回路形成要求にも対応可能である

3. 電解銅箔の特長

3.1 結晶組織

図5に銅箔の断面結晶組織を示す。常態の結晶組織図5(a)においては圧延箔が圧延方向に伸びる層状組織から構成されているのに対して、図5(b)の電解銅箔の汎用箔はめっき析出方向である厚さ方向に伸びる柱状組織から構成されている。一方、図5(c)に示す特殊な添加剤を使用して製造される電解銅箔の両面平滑箔はランダムな粒状組織から構成され、結晶組織は樹脂基材にプレス圧着される際の熱負荷により、成長し粗大化する。

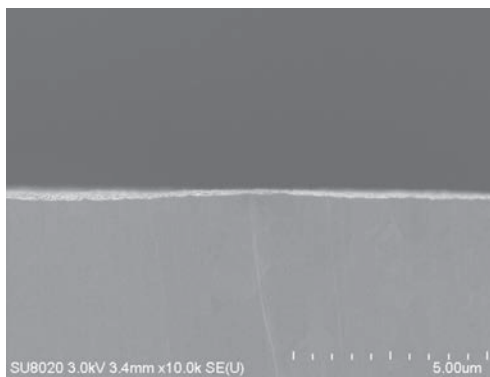


図4(a) 両面平滑箔原箔M面
Matt surface of double side shiny foil: Untreated.

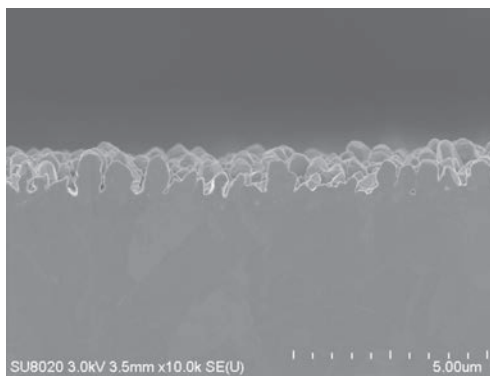


図4(b) 表面処理後
After treatment.

(a) Rolled copper foil

As received



After 210°C × 1 hour



(b) Electro-deposited copper foil: Standard

As received



After 210°C × 1 hour



(c) Electro-deposited copper foil: Double side shiny

As received



After 210°C × 1 hour



図5 銅箔の断面結晶組織
X-section crystal structure of copper foil.

3.2 機械的特性

電解銅箔は特殊な添加剤を使用した高強度タイプを除き、汎用箔と両面平滑箔いずれにおいても常態の抗張力は300～400MPa程度となる。また、結晶組織が等方的であるので伸びの異方性は小さく、圧延箔と比較して粗大であるので伸び率自体も高めとなっている。さらに、プレス圧着の熱負荷により結晶組織が粗大化し折れ曲げ性が向上するが、この特性はフレキシブルプリント配線板に好適である。

3.3 代表的品種紹介

表1に当社の高周波対応電解銅箔の代表的な品種と特性の一覧を、図6に高周波対応電解銅箔の代表的品種の断面模式を示す。DGTSEU2-MPは図2(a)の汎用箔のS面に粗化粒子形成を行ったRTF箔と呼称される品種であり、高周波対応銅箔のクラスとしてはVLP(Very Low Profile)に分類される。F2-WS及びFV-WSは前述の両面平滑箔のM面に粗化粒子形成を行ったものであり、レジスト貼付面も含めて平滑であるので、より高い高周波特性を必要とする用途に適用可能である。特にFV-WSはVLPの上位クラスであるH-VLPに分類され、ポリフェニレンエーテル(PPE)系の樹脂と優れた密着性を示し、高い信頼性を誇る品種である。FZ-WSは粗化粒子形成方法などを工夫して樹脂との密着性を維持したまま、さらに高い高周波特性を必要とする用途向けに開発した品種である。また、FZ-WS～F2-WSは折り曲げ性に優れている両面平滑箔がベース材であるので、高周波プリント配線板だけでなく高周波特性を必要とするフレキシブルプリント配線板にも好適である。

表1 高周波対応電解銅箔品種一覧
Typical products of high-frequency compatible electro-deposited copper foil.

Product/Profile		FZ-WS/ HVLP2	FV-WS /HVLP	F2-WS /VLP	DGTSEU2 -MP /VLP(RTF)
Roughness Rz (at 18 μm)	Resin adhesion side (μm)	1.1	1.2	1.8	3.0
	Resist Side (μm)	1.2	1.2	1.2	3.5
Tensile Strength (at 18 μm)	RT (MPa)	310	310	310	320
	at 180°C (MPa)	180	180	180	170
Elongation (at 18 μm)	RT (%)	9	9	9	12
	at 180°C (%)	12	12	12	14
High-Frequency Substrate		○	○	○	○
Flexible Printed Circuit		○	○	○	
Semiconductor Package				○	○

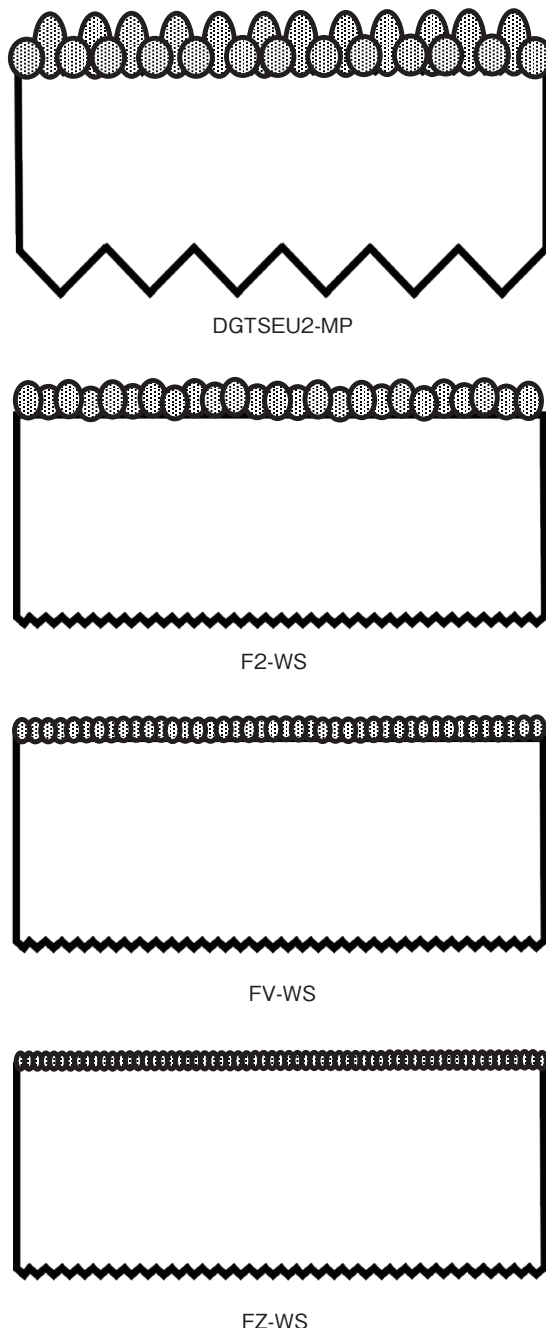


図6 高周波対応電解銅箔の代表的品種の断面模式図
Schematic X-section of high-frequency compatible products.

4. Sパラメータを用いた導体表面粗さの抽出

1章で述べたように、電子機器の設計・開発において高周波特性シミュレーションの重要度が高まっており、試作回数を削減したり実際には起こりえない事象を仮定したりすることが可能になり、品質を大きく向上させることが出来る。

図7に、プリント配線板に構成したストリップライン伝送線路の減衰量(S21)実測値と、導体の導電率を無限大として扱い、樹脂材料の比誘電率を3.6、誘電正接は0.004で計算した結果を示す。図7からわかるように、周波数が高くなるにしたがって実測と計算の差が大きくなっていく。この差はシミュレーションの導体の設定に原因があると考えられ、周波数に依存した導体表面粗さ・表皮深さを適切に表現する必要がある。本章では、導体表面粗さを数値化したHemispherical modelに基づいた導体モデルで表面粗さを考慮した高周波特性を計算する。この導体モデルのパラメータの決定方法は大きく2通りがあり、銅箔表面粗さそのものを電子顕微鏡などで観察し決定する方法と、実際にプリント配線板を作成しベクトル・ネットワークアナライザで取得したSパラメータを用いて決定する方法とである。本章では、プリント配線板ユーザの利便性を考え、後者のSパラメータを用いて導体表面粗さモデルのパラメータを決定する方法を用いる。

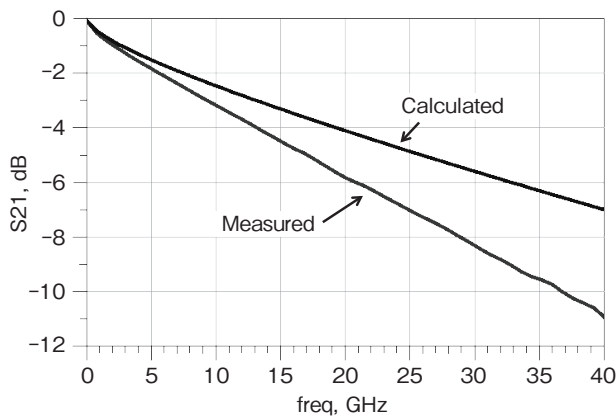


図7 ストリップライン伝送線路の実測値と計算値の比較
Comparison of the calculated and the measured attenuations of the strip-line transmission line.

図8にSパラメータ計測用プリント基板の断面を示す。図9に図8のパラメータ実測結果を示す。このSパラメータを用いて、導体表面粗さに対応した伝送線路モデルとのフィッティングによりパラメータを決定する。表2に当社電解銅箔FV-WSのパラメータを示す。図10に、FV-WSを用いたプリント配線板でストリップラインを構成しパラメータ抽出を行った実測とシミュレーションの結果を示す。実測とHemispherical modelシミュレーションが良く一致していることがわかる。

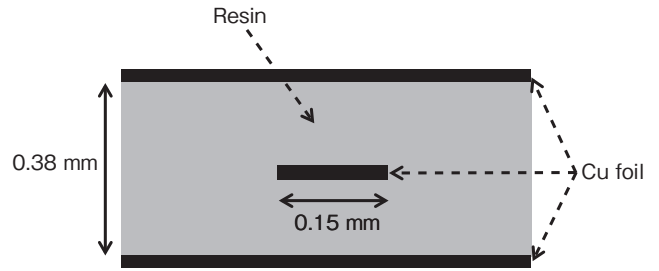


図8 Sパラメータ計測用プリント配線板の断面
X-section of the PCB for S-parameter measurement.

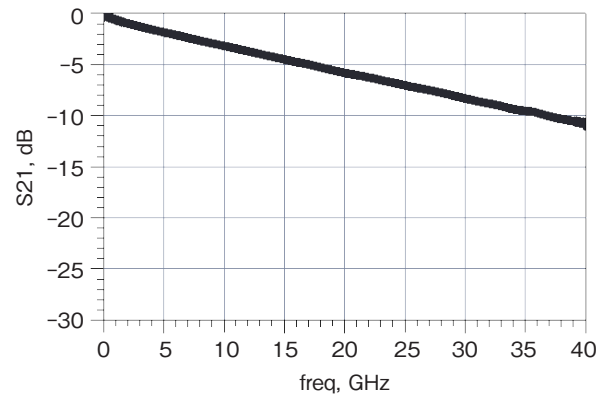


図9 図8のSパラメータ実測結果
Measured S-parameter S21.

表2 電解銅箔FV-WSのパラメータ
Simulation parameters of FV-WS.

Parameter	Value (μm)
L1Rough	0.55
L1Bbase, L1Dpeaks	1.1
L2Rough	0.36
L2Bbase, L2Dpeaks	0.72

L1Rough : Value of protrusion height (Level1)
L1Bbase, L1Dpeaks : Value of protrusion base width, peak distance between two adjacent protrusions (Level1)
L2Rough : Value of protrusion height (Level2)
L2Bbase, L2Dpeaks : Value of protrusion base width, peak distance between two adjacent protrusions (Level2)

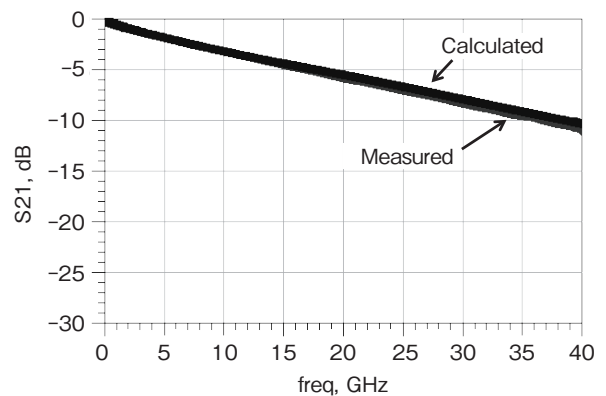


図10 電解銅箔FV-WSの実測とシミュレーションの比較
Comparison of values calculated and measured for the electro-deposited copper foil FV-WS.

5. 高速デジタル回路の検討

本章では前章で抽出した導体表面粗さのパラメータを用いて、表3に示す高速デジタルシミュレーション設定値での伝送特性を紹介する。

表3 高速デジタルシミュレーションの設定値
Parameters of high speed digital (HSD) simulation.

Parameter	Value
Tx, PRBS Bit rate	28Gbps
Tx, PRBS Register length	7
Tx, AMI Modulation	NRZ
Tx, AMI Pre-shoot De-emphasis	0dB
Encoder	No
Rx, AMI CTLE	Disable
Rx, AMI CDR	Disable
Rx, AMI DFE	Disable

PRBS (Pseudo Random Bit Sequence)
AMI (Algorithmic Modeling Interface)
CTLE (Continuous Time Linear Equalizer)
CDR (Clock Data Recovery)
DFE (Decision Feedback Equalizer)

当社の電解銅箔による違いを見るために、3章で述べたFV-WSの他に、FZ-WS、F2-WSを比較対象として水準に加えた。図11に28 Gbps高速デジタル伝送特性を示す。ストリップライン長を300 mm, 400 mm, 500 mmと変化させたときのアイパターン変化を示したものである。

伝送線路500 mmのアイパターンをみると、F2-WSはアイが閉じていることが分かる。同じ線路長でありながら、プリント配線板の銅箔をFV-WSおよびFZ-WSに変えることでアイが改善することが分かった。

実際に高速デジタル用伝送路に適用されるプリント配線板の設計は、この例よりも遥かに複雑で高周波特性へ大きな影響を与える。配線を構成している導体である銅箔の高周波特性を明らかにすることで高品質な高周波回路の設計・開発支援を実現できると考えている。

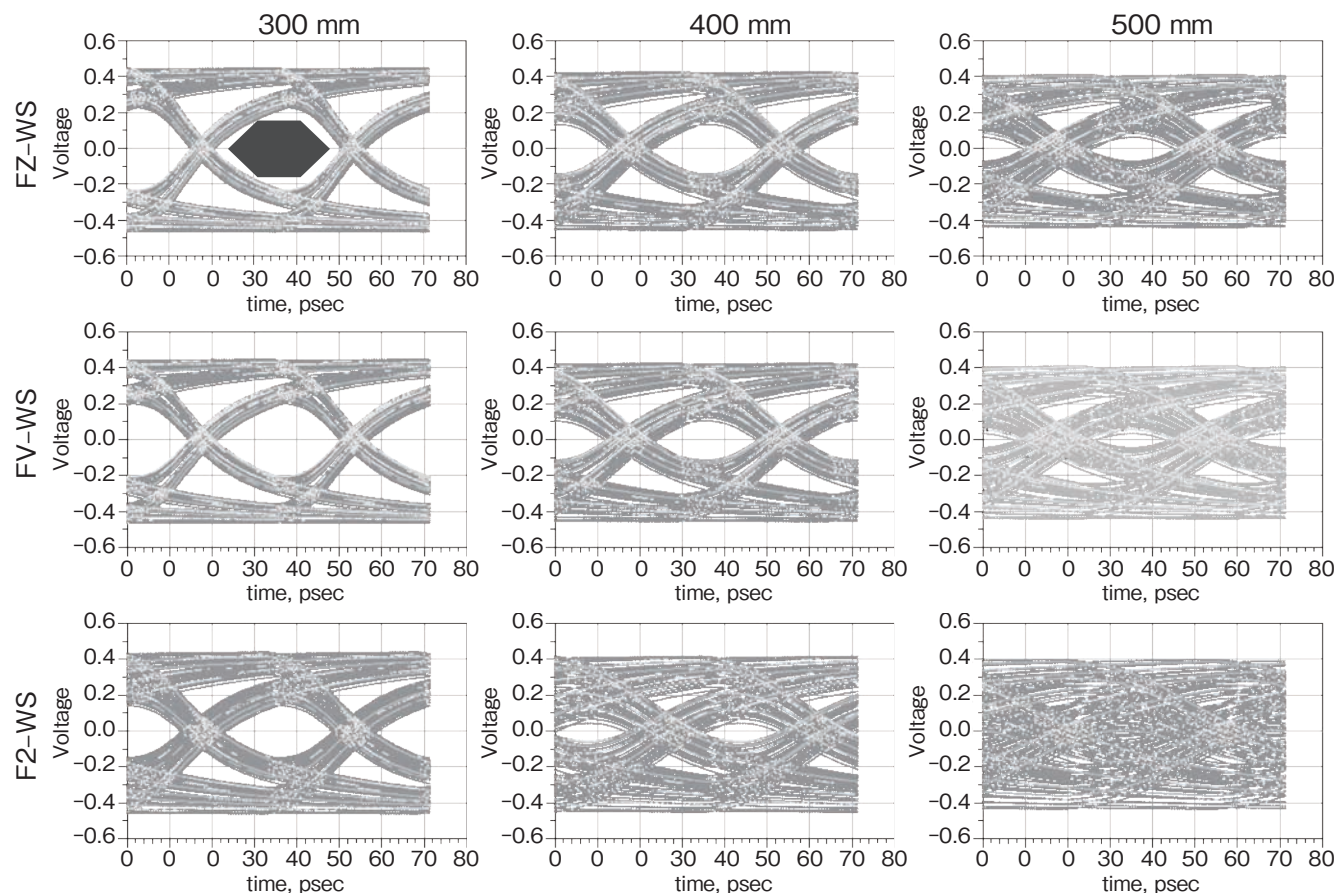


図11 28 Gbps 高速デジタルシミュレーション結果
28 Gbps high-speed digital simulation results.

6. おわりに

当社で開発・製造を進めているプリント配線板用電解銅箔の材料特性と導体表面粗さパラメータを用いた高速デジタル回路設計例の解説を行った。

まず原箔の製法とプリント配線板用途で重要となる表面処理工程について解説し、当社製電解銅箔の持つ結晶組織や機械特性の特長を述べた。

Sパラメータを用いた導体表面粗さパラメータ抽出と高速デジタル回路への適用を通して、プリント配線板を構成している導体である銅箔の高周波特性をシミュレータ上で考慮することを可能にした。今後ますます高度化するニーズに応えるべく当社電解銅箔技術と高周波技術を融合し向上させ、プリント配線板およびそれらを用いる電子機器の発展に貢献していく。

参考文献

- 1) 技術情報協会『MATERIAL STAGE Vol.18 No.4 2018』, p. 69.
- 2) JIS C 6515:1998 プリント配線板用銅はく.
- 3) S. Hall, S. G. Pytel, P. G. Huray, D. Hua, A. Moonshiram, G. A. Brist, and E. Sijercic, "Multigigahertz causal transmission line modeling methodology using a 3-D hemispherical surface roughness approach", IEEE Trans. MTT, Vol. 55, No. 12 (2007), pp 2614-2624.